**32位RISC核－C9500**

概述

C9500是基于PowerPC指令集的，具备流水线多指令并行运行的超标量处理器。C9500拥有32KB的独立的指令缓存和数据缓存和动态指令预测模块，支持CoreNet接口架构，具备紧耦合的协处理器接口。C9500专为性能领先的低功耗SoC进行优化设计，定位为中高端PowerPC处理器。



特点

1. 32bit处理器架构，36-bit物理寻址。
2. 32个32-bit通用目的寄存器。
3. 32个64-bit浮点寄存器。
4. 支持多核架构。
5. CoreNet接口架构。提供多核间、外围设备间和系统存储器间的互联。
6. cache特点：

--独立的32-Kbytes，8-way Level-1指令和数据cache。L1 cache包含64个8-way 16 words集。

--增强的错误检测和纠正。

--L2 cache ECC单-bit纠正，双bit检测。L2 cache tags校验检测。

--cache一致性。

1. 中断模式，支持基本、关键、调试和状态机中断，有独立的中断源，扩展多核中断模式。
2. MMU
3. 性能监控
4. 功耗管理
5. 可测性

--支持debug

应用领域：

* 工业控制
* 高性能计算
* 边缘计算
* 网络通信